

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2004 年 7 月 1 日 (01.07.2004)

PCT

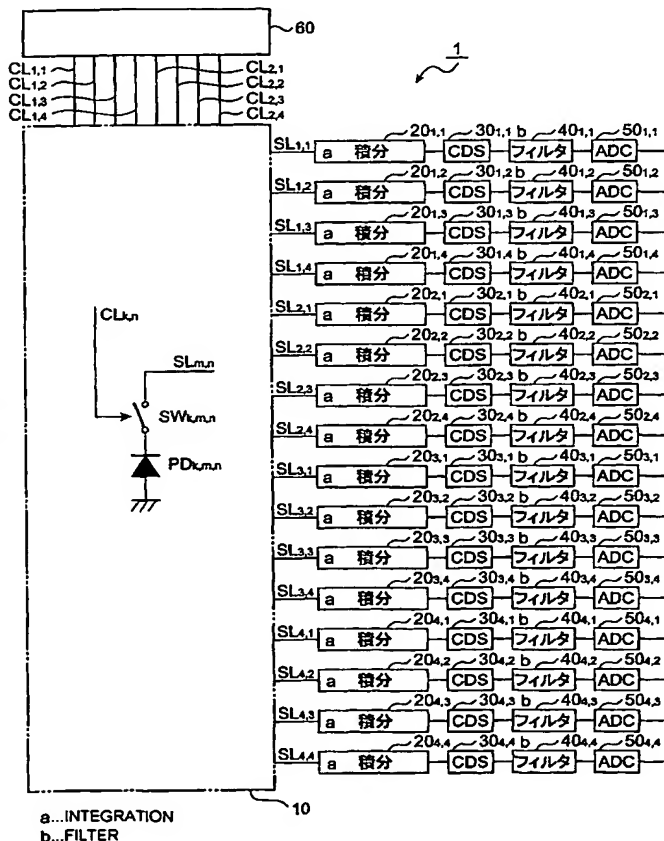
(10) 国際公開番号
WO 2004/056094 A1

- (51) 国際特許分類⁷: H04N 5/335, H01L 27/146 [JP/JP]; 〒435-8558 静岡県 浜松市 市野町1126番地の 1 Shizuoka (JP).
- (21) 国際出願番号: PCT/JP2003/016115
- (22) 国際出願日: 2003 年 12 月 16 日 (16.12.2003)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2002-364131
2002 年 12 月 16 日 (16.12.2002) JP
- (72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 鈴木 保博 (SUZUKI, Yasuhiro) [JP/JP]; 〒435-8558 静岡県 浜松市 市野町1126番地の 1 浜松ホトニクス株式会社内 Shizuoka (JP). 水野 誠一郎 (MIZUNO, Seichiro) [JP/JP]; 〒435-8558 静岡県 浜松市 市野町1126番地の 1 浜松ホトニクス株式会社内 Shizuoka (JP).
- (74) 代理人: 長谷川 芳樹, 外(HASEGAWA, Yoshiki et al.); 〒104-0061 東京都 中央区 銀座一丁目 10番 6号 銀座ファーストビル 創英国際特許法律事務所 Tokyo (JP).
- (71) 出願人 (米国を除く全ての指定国について): 浜松ホトニクス株式会社 (HAMAMATSU PHOTONICS K.K.)
- (81) 指定国 (国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK,

[続葉有]

(54) Title: OPTICAL SENSOR

(54) 発明の名称: 光検出装置



(57) Abstract: An optical sensor including an A/D conversion circuit and operative at high speed. The optical sensor (1) has an optical sensing part (10) where (K×M×N) photodiodes (PD_{k,m,n}) are arranged in a matrix of M rows and (K×N) columns. For the (K×N) photodiodes (PD_{k,m,n} (k=1 to K, n=1 to N)) of each row, processings (charge storage, CDS, filtering, and A/D conversion) are carried out every time T. The charge storage operation by an integrating circuit (20_{m,n}), the CDS operation by a CDS circuit (30_{m,n}), the filtering operation by a filter circuit (40_{m,n}), and the A/D conversion operation by an A/D conversion circuit (50_{m,n}) are carried out every time (N×T).

[続葉有]



DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR), OAPI 特許 (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告書

(84) 指定国 (広域): ARIPO 特許 (BW, GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI,

2 文字コード及び他の略語については、定期発行される各 PCT ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約:

本発明は、A/D変換回路を含み高速動作が可能な光検出装置を提供することを目的とする。光検出装置 1 では、 $(K \times M \times N)$ 個のフォトダイオード $PD_{k,m,n}$ が光検出部 10 において M 行 $(K \times N)$ 列に配列されていて、各行の $(K \times N)$ 個のフォトダイオード $PD_{k,m,n}$ ($k = 1 \sim K$, $n = 1 \sim N$) それぞれについて、時間 T 毎に処理 (電荷蓄積、CDS、フィルタリング、A/D変換) がなされる。積分回路 $20_{m,n}$ における電荷蓄積動作、CDS 回路 $30_{m,n}$ における CDS 動作、フィルタ回路 $40_{m,n}$ におけるフィルタリング動作、および、A/D変換回路 $50_{m,n}$ における A/D変換動作それぞれは、時間 $(N \times T)$ 毎に処理がなされる。

明細書

光検出装置

技術分野

【0001】 本発明は、配列された複数のフォトダイオードを含む光検出装置
5 に関するものである。

背景技術

【0002】 光検出装置は、2次元状または1次元状に配列された複数のフ
トダイオードと、アンプおよび積分容量素子を含む積分回路とを備えた装置であ
り、また、さらにA/D変換回路などをも備える場合がある（例えば、日本国の
10 特開平9-270960号公報を参照）。この光検出装置では、各フォトダイオー
ドへの入射光の強度に応じた量の電荷が該フォトダイオードから出力され、その
電荷が積分容量素子に蓄積され、その蓄積された電荷の量に応じた電圧値が積分
回路から出力される。そして、積分回路から出力された電圧値はA/D変換回路
によりデジタル値に変換される。複数のフォトダイオードそれぞれで発生した電
15 荷の量に応じてA/D変換回路から出力されるデジタル値に基づいて、複数のフ
ォトダイオードが配列された光検出面へ入射する光が検出される。

発明の開示

【0003】 しかしながら、このような光検出装置において高速に光検出する
際には、A/D変換回路の処理速度を高速にすることが必要であるが、A/D変
20 換回路を高速動作させてA/D変換誤差を低減しようとする、A/D変換回路
の消費電力が大きくなる。多数のA/D変換回路を集積化する場合には、A/D
変換回路の消費電力が大きいほど、発熱の問題が生じる。したがって、A/D変
換回路を高速動作させるにも限界がある。

【0004】 本発明は、上記問題点を解消する為になされたものであり、A/
25 D変換回路を含み高速動作が可能な光検出装置を提供することを目的とする。

【0005】 本発明に係る光検出装置は、(1) 入射光強度に応じた量の電荷を

各々発生する($K \times M \times N$)個のフォトダイオード $PD_{k,m,n}$ と (ただし、 K は2以上の整数、 k は1以上 K 以下の各整数、 M は1以上の整数、 m は1以上 M 以下の各整数、 N は2以上の整数、 n は1以上 N 以下の各整数)、(2) ($K \times M \times N$)個のフォトダイオード $PD_{k,m,n}$ のうち K 個のフォトダイオード $PD_{k,m,n}$ ($k = 1 \sim K$) に対応して1つずつ設けられ、これら K 個のフォトダイオード $PD_{k,m,n}$ ($k = 1 \sim K$) それぞれで発生した電荷を順次に入力して蓄積し、この蓄積した電荷の量に応じた電圧値を出力する($M \times N$)個の積分回路と、(3) ($M \times N$)個の積分回路それぞれに対応して1つずつ設けられ、各々対応する積分回路から出力された電圧値に応じたデジタル値を出力するA/D変換回路と、を備えることを特徴とする。

【0006】 本発明に係る光検出装置では、各 m 値および各 n 値について、 K 個のフォトダイオード $PD_{k,m,n}$ ($k = 1 \sim K$) それぞれにおいて光入射に応じて発生した電荷は、順次に、1個の積分回路に入力して蓄積され、この蓄積された電荷の量に応じた電圧値が積分回路から出力される。そして、積分回路から出力された電圧値に応じたデジタル値がA/D変換回路から出力される。したがって、この光検出装置は高速動作が可能である。

【0007】 本発明に係る光検出装置は、積分回路とA/D変換回路との間に設けられ、積分回路から出力された電圧値を入力し、この電圧値の一定時間の変化分を表す電圧値を出力するCDS回路を更に備えるのが好適である。この場合には、積分回路から出力された電圧値はCDS回路に入力して、この電圧値の一定時間の変化分を表す電圧値がCDS回路から出力されるので、積分回路のアンプのオフセットばらつきがCDS回路により除去され得る。

【0008】 本発明に係る光検出装置は、($K \times M \times N$)個のフォトダイオード $PD_{k,m,n}$ が M 行($K \times N$)列に2次元状 ($M = 2$ のとき) または1次元状 ($M = 1$ のとき) に配列されており、フォトダイオード $PD_{k,m,n}$ が第 m 行第 $(n + (k - 1)N)$ 列の位置に配置されているのが好適である。この場合には、フォトダイオードについての処理 (電荷蓄積およびA/D変換の他、必要に応じてCDS) は、各行

について列の並び順になされ得る。

図面の簡単な説明

【0009】 図1は、本実施形態に係る光検出装置1の全体構成図である。

【0010】 図2は、本実施形態に係る光検出装置1の一部構成図である。

5 【0011】 図3は、本実施形態に係る光検出装置1の回路図である。

【0012】 図4は、本実施形態に係る光検出装置1の動作を説明するタイミングチャートである。

発明を実施するための最良の形態

【0013】 以下、添付図面を参照して本発明の実施の形態を詳細に説明する。

10 なお、図面の説明において同一の要素には同一の符号を付し、重複する説明を省略する。

【0014】 図1は、本実施形態に係る光検出装置1の全体構成図である。図2は、本実施形態に係る光検出装置1の一部構成図である。図1で示された光検出部10の詳細が図2に示されている。

15 【0015】 これらの図に示される光検出装置1は、光検出部10、 $(M \times N)$ 個の積分回路 $20_{1,1} \sim 20_{M,N}$ 、 $(M \times N)$ 個のCDS回路 $30_{1,1} \sim 30_{M,N}$ 、 $(M \times N)$ 個のフィルタ回路 $40_{1,1} \sim 40_{M,N}$ 、 $(M \times N)$ 個のA/D変換回路 $50_{1,1} \sim 50_{M,N}$ 、および制御回路60を備える。また、光検出部10は、 $(K \times M \times N)$ 個のフォトダイオード $PD_{1,1,1} \sim PD_{K,M,N}$ 、および、 $(K \times M \times N)$ 個のスイッチ $SW_{1,1,1} \sim SW_{K,M,N}$ を有する。ここで、Kは2以上の整数であり、Mは1以上の整数であり、Nは2以上の整数である。また、以下に現れる k 、 m 、 n については、 k は1以上K以下の各整数であり、 m は1以上M以下の各整数であり、 n は1以上N以下の各整数である。なお、図1および図2では、Kを2とし、MおよびNを4としている。

25 【0016】 フォトダイオード $PD_{k,m,n}$ は、入射光強度に応じた量の電荷を発生して接合容量部に蓄積するものである。これら $(K \times M \times N)$ 個のフォトダイオー

ド $PD_{k,m,n}$ は、光検出部 10 において、 M 行($K \times N$)列に 2 次元状 ($M=2$ のとき) または 1 次元状 ($M=1$ のとき) に等間隔に配列されている。フォトダイオード $PD_{k,m,n}$ は第 m 行第 $(n + (k - 1)N)$ 列の位置に配置されている。スイッチ $SW_{k,m,n}$ は、フォトダイオード $PD_{k,m,n}$ に対して 1 対 1 に対応して、該フォトダイオード $PD_{k,m,n}$ と信号線 $SL_{m,n}$ との間に設けられている。5 K 個のフォトダイオード $PD_{k,m,n}$ ($k = 1 \sim K$) それぞれは、対応するスイッチ $SW_{k,m,n}$ を介して、信号線 $SL_{m,n}$ と接続されている。この信号線 $SL_{m,n}$ は、積分回路 $20_{m,n}$ の入力端に接続されている。また、 M 個のスイッチ $SW_{k,m,n}$ ($m = 1 \sim M$) は、制御回路 60 から制御線 $CL_{k,n}$ に出力された制御信号により一括して開閉が制御される。

10 【0017】 積分回路 $20_{m,n}$ は、 K 個のフォトダイオード $PD_{k,m,n}$ ($k = 1 \sim K$) に対応して 1 つずつ設けられており、これら K 個のフォトダイオード $PD_{k,m,n}$ ($k = 1 \sim K$) それぞれで発生した電荷がスイッチ $SW_{k,m,n}$ および信号線 $SL_{m,n}$ を経て順次に到達した電荷を入力して蓄積し、この蓄積した電荷の量に応じた電圧値を出力する。CDS (Correlated Double Sampling、相関二重サンプリング) 回路 $30_{m,n}$ は、積分回路 $20_{m,n}$ から出力された電圧値を入力し、この電圧値の一定時間の变化分を表す電圧値を出力する。

15 【0018】 フィルタ回路 $40_{m,n}$ は、CDS 回路 $30_{m,n}$ から出力された電圧値を入力して、この電圧値に含まれる熱雑音成分を低減して、その熱雑音成分低減後の電圧値を出力する。このフィルタ回路 $40_{m,n}$ は、熱雑音成分を低減し得る 20 フィルタ特性を有するローパスフィルタであるのが好適である。A/D 変換回路 $50_{m,n}$ は、フィルタ回路 $40_{m,n}$ から出力された電圧値を入力し、この電圧値を A/D 変換して、この電圧値 (アナログ値) に応じたデジタル値を出力する。

25 【0019】 制御回路 60 は、($K \times M \times N$) 個のスイッチ $SW_{1,1,1} \sim SW_{K,M,N}$ それぞれの開閉を制御する為の制御信号を制御線 $CL_{k,n}$ に出力する。また、制御回路 60 は、積分回路 $20_{m,n}$ 、CDS 回路 $30_{m,n}$ および A/D 変換回路 $50_{m,n}$ それぞれの動作をも制御する。

【0020】 図3は、本実施形態に係る光検出装置1の回路図である。この図では、簡略化の為に、フォトダイオード $PD_{k,m,n}$ 、スイッチ $SW_{k,m,n}$ 、積分回路 $20_{m,n}$ 、CDS回路 $30_{m,n}$ 、フィルタ回路 $40_{m,n}$ およびA/D変換回路 $50_{m,n}$ が1組のみ示されている。

5 【0021】 積分回路 $20_{m,n}$ は、アンプ A_{20} 、積分容量素子 C_{20} およびスイッチ SW_{20} を有している。アンプ A_{20} の入力端子は信号線 $SL_{m,n}$ に接続されている。アンプ A_{20} の入出力端子間に積分容量素子 C_{20} およびスイッチ SW_{20} が並列的に設けられている。スイッチ SW_{20} は制御部60により制御されて開閉する。スイッチ SW_{20} が閉じているとき、積分容量素子 C_{20} は放電されて、積分回路 $20_{m,n}$
10 から出力される電圧値は初期化される。一方、スイッチ SW_{20} が開いているとき、信号線 $SL_{m,n}$ を経て到達した電荷が積分容量素子 C_{20} に蓄積され、この積分容量素子 C_{20} に蓄積されている電荷の量に応じた電圧値が積分回路 $20_{m,n}$ から出力される。

【0022】 CDS回路 $30_{m,n}$ は、アンプ A_{30} 、積分容量素子 C_{31} 、結合容量素子 C_{32} およびスイッチ SW_{30} を有している。アンプ A_{30} の入力端子は、結合容量素子 C_{32} を介して、積分回路 $20_{m,n}$ のアンプ A_{20} の出力端子に接続されている。アンプ A_{30} の入出力端子間に積分容量素子 C_{31} およびスイッチ SW_{30} が並列的に設けられている。スイッチ SW_{30} は制御部60により制御されて開閉する。スイッチ SW_{30} が閉じているとき、積分容量素子 C_{31} は放電されて、CDS回路 $30_{m,n}$
15 から出力される電圧値は初期化される。一方、スイッチ SW_{30} が開いた時刻 t_0 より以降、積分回路 $20_{m,n}$ から出力された電圧値の変動分に応じた電荷が積分容量素子 C_{31} に蓄積され、この積分容量素子 C_{31} に蓄積されている電荷の量に応じた電圧値がCDS回路 $30_{m,n}$ から出力される。
20

【0023】 フィルタ回路 $40_{m,n}$ は、抵抗素子 R_{40} および容量素子 C_{40} を有している。抵抗素子 R_{40} は、フィルタ回路 $40_{m,n}$ の入力端と出力端との間に設けられており、その出力端は、容量素子 C_{40} を介して接地電位と接続されている。こ
25

のフィルタ回路 $40_{m,n}$ はローパスフィルタとして作用し、そのフィルタ特性におけるカットオフ周波数は、抵抗素子 R_{40} の抵抗値および容量素子 C_{40} の容量値に応じたものである。

【0024】 図3に示された回路図において、各素子の特性値の一例は以下のとおりである。フォトダイオード $PD_{m,n}$ の接合容量値 C_d と信号線 $SL_{m,n}$ の寄生容量値との和は 220 pF であり、信号線 $SL_{m,n}$ の抵抗値は $1\text{ k}\Omega$ である。積分回路 $20_{m,n}$ の積分容量素子 C_{20} の容量値 C_f は 1.25 pF であり、積分回路 $20_{m,n}$ のアンプ A_{20} の周波数帯域 B は 1 MHz であり、アンプ A_{20} の入力トランジスタ・コンダクタンス G_m は 10 mS である。また、温度 T は 27°C である。このとき、積分回路 $20_{m,n}$ のアンプ A_{20} で生じる熱雑音 V_n は $1210\text{ }\mu\text{V}_{\text{rms}}$ である。そして、フィルタ回路 $40_{m,n}$ の容量素子 C_{40} の容量値を 100 pF とし、フィルタ回路 $40_{m,n}$ の抵抗素子 R_{40} の抵抗値を $20\text{ k}\Omega$ とすると、フィルタ回路 $40_{m,n}$ のフィルタ特性におけるカットオフ周波数は 0.08 MHz であり、フィルタ回路 $40_{m,n}$ から出力される電圧値に含まれる熱雑音成分は $724\text{ }\mu\text{V}_{\text{rms}}$ まで低減される。

【0025】 次に、本実施形態に係る光検出装置1の動作について説明する。本実施形態に係る光検出装置1は、制御部60による制御の下に、以下のように動作する。図4は、本実施形態に係る光検出装置1の動作を説明するタイミングチャートである。この光検出装置1は、第1行～第M行が並列動作する。

【0026】 この図には、上から順に、スイッチ $SW_{1,m,1}$ の開閉、スイッチ $SW_{1,m,2}$ の開閉、スイッチ $SW_{1,m,3}$ の開閉、スイッチ $SW_{1,m,4}$ の開閉、スイッチ $SW_{2,m,1}$ の開閉、スイッチ $SW_{2,m,2}$ の開閉、スイッチ $SW_{2,m,3}$ の開閉、および、スイッチ $SW_{2,m,4}$ の開閉、が示されている。さらに続いて、積分回路 $20_{m,1}$ の出力電圧値、積分回路 $20_{m,2}$ の出力電圧値、積分回路 $20_{m,3}$ の出力電圧値、積分回路 $20_{m,4}$ の出力電圧値、フィルタ回路 $40_{m,1}$ の出力電圧値、フィルタ回路 $40_{m,2}$ の出力電圧値、フィルタ回路 $40_{m,3}$ の出力電圧値、フィルタ回路 $40_{m,4}$ の出

力電圧値、A/D変換回路50_{m,1}の出力デジタル値、A/D変換回路50_{m,2}の出力デジタル値、A/D変換回路50_{m,3}の出力デジタル値、および、A/D変換回路50_{m,4}の出力デジタル値、が示されている。

【0027】 また、この図に示されるように、光検出装置1の動作は、循環する8つの期間T_{1,1}、T_{1,2}、T_{1,3}、T_{1,4}、T_{2,1}、T_{2,2}、T_{2,3}およびT_{2,4}に区分される。これらの各期間T_{k,n}の時間Tは一定である。スイッチSW_{1,m,1}は期間T_{1,1}内に閉じ、スイッチSW_{1,m,2}は期間T_{1,2}内に閉じ、スイッチSW_{1,m,3}は期間T_{1,3}内に閉じ、スイッチSW_{1,m,4}は期間T_{1,4}内に閉じ、スイッチSW_{2,m,1}は期間T_{2,1}内に閉じ、スイッチSW_{2,m,2}は期間T_{2,2}内に閉じ、スイッチSW_{2,m,3}は期間T_{2,3}内に閉じ、スイッチSW_{2,m,4}は期間T_{2,4}内に閉じ、以降、このようなスイッチの開閉が繰り返される。

【0028】 スイッチSW_{1,m,1}は期間T_{1,1}内に閉じる。また、この期間T_{1,1}前に、積分回路20_{m,1}のスイッチSW₂₀は一旦閉じた後に開き、積分回路20_{m,1}の出力電圧値は初期化されている。スイッチSW_{1,m,1}が閉じると、それまでフォトダイオードPD_{1,m,1}で発生して接合容量部に蓄積されていた電荷は、スイッチSW_{1,m,1}および信号線SL_{m,1}を経て積分回路20_{m,1}に入力し、この積分回路20_{m,1}の積分容量素子C₂₀に蓄積され、その蓄積された電荷の量に応じた電圧値が積分回路20_{m,1}から出力される。積分回路20_{m,1}の出力電圧値は期間T_{1,1}後も期間T_{1,3}まで保持され、期間T_{1,4}になって、積分回路20_{m,1}のスイッチSW₂₀が閉じると、積分回路20_{m,1}の出力電圧値が初期化される。

【0029】 積分回路20_{m,1}の出力電圧値はCDS回路30_{m,1}に入力する。このCDS回路30_{m,1}からは、期間T_{1,1}から期間T_{1,2}までのうちの一定時間における積分回路20_{m,1}の出力電圧値の変化分に応じた電圧値が出力される。CDS回路30_{m,1}の出力電圧値は、フィルタ回路40_{m,1}に入力して熱雑音成分が低減される。しかし、フィルタ回路40_{m,1}のフィルタ特性に因り、フィルタ回路40_{m,1}の出力電圧波形は、CDS回路30_{m,1}の出力電圧波形と比べて鈍ったもの

となる。

【0030】 フィルタ回路40_{m,1}の出力電圧値は、その値が安定した時点でA/D変換回路50_{m,1}によりA/D変換されて、期間T_{1,3}にA/D変換回路50_{m,1}からデジタル値が出力される。ここで、期間T_{1,3}にA/D変換回路50_{m,1}から出力されるデジタル値は、期間T_{1,1}にフォトダイオードPD_{1,m,1}の接合容量部から積分回路20_{m,1}の積分容量素子C₂₀に移動した電荷の量に応じたもの、すなわち、フォトダイオードPD_{1,m,1}への光入射の強度に応じたものである。

【0031】 また、スイッチSW_{2,m,1}は期間T_{2,1}内に閉じる。また、この期間T_{2,1}前に、積分回路20_{m,1}のスイッチSW₂₀は一旦閉じた後に開き、積分回路20_{m,1}の出力電圧値は初期化されている。スイッチSW_{2,m,1}が閉じると、それまでフォトダイオードPD_{2,m,1}で発生して接合容量部に蓄積されていた電荷は、スイッチSW_{2,m,1}および信号線SL_{m,1}を経て積分回路20_{m,1}に入力し、この積分回路20_{m,1}の積分容量素子C₂₀に蓄積され、その蓄積された電荷の量に応じた電圧値が積分回路20_{m,1}から出力される。積分回路20_{m,1}の出力電圧値は期間T_{2,1}後も期間T_{2,3}まで保持され、期間T_{2,4}になって、積分回路20_{m,1}のスイッチSW₂₀が閉じると、積分回路20_{m,1}の出力電圧値が初期化される。

【0032】 積分回路20_{m,1}の出力電圧値はCDS回路30_{m,1}に入力する。このCDS回路30_{m,1}からは、期間T_{2,1}から期間T_{2,2}までのうちの一定時間における積分回路20_{m,1}の出力電圧値の変化分に応じた電圧値が出力される。CDS回路30_{m,1}の出力電圧値は、フィルタ回路40_{m,1}に入力して熱雑音成分が低減される。しかし、フィルタ回路40_{m,1}のフィルタ特性に因り、フィルタ回路40_{m,1}の出力電圧波形は、CDS回路30_{m,1}の出力電圧波形と比べて鈍ったものとなる。

【0033】 フィルタ回路40_{m,1}の出力電圧値は、その値が安定した時点でA/D変換回路50_{m,1}によりA/D変換されて、期間T_{2,3}にA/D変換回路50_{m,1}からデジタル値が出力される。ここで、期間T_{2,3}にA/D変換回路50_{m,1}か

ら出力されるデジタル値は、期間 $T_{2,1}$ にフォトダイオード $PD_{2,m,1}$ の接合容量部から積分回路 $20_{m,1}$ の積分容量素子 C_{20} に移動した電荷の量に応じたもの、すなわち、フォトダイオード $PD_{2,m,1}$ への光入射の強度に応じたものである。

【0034】 以上では、スイッチ $SW_{1,m,1}$ 、スイッチ $SW_{2,m,1}$ 、積分回路 $20_{m,1}$ 、CDS回路 $30_{m,1}$ 、フィルタ回路 $40_{m,1}$ およびA/D変換回路 $50_{m,1}$ について、すなわち、 n が1の場合について、動作を説明した。 n が2～4の場合も、動作タイミングがシフトするものの同様である。

【0035】 したがって、フォトダイオード $PD_{1,m,1}$ への光入射の強度に応じたデジタル値が期間 $T_{1,3}$ に出力され、フォトダイオード $PD_{1,m,2}$ への光入射の強度に応じたデジタル値が期間 $T_{1,4}$ に出力され、フォトダイオード $PD_{1,m,3}$ への光入射の強度に応じたデジタル値が期間 $T_{2,1}$ に出力され、フォトダイオード $PD_{1,m,4}$ への光入射の強度に応じたデジタル値が期間 $T_{2,2}$ に出力され、フォトダイオード $PD_{2,m,1}$ への光入射の強度に応じたデジタル値が期間 $T_{2,3}$ に出力され、フォトダイオード $PD_{2,m,2}$ への光入射の強度に応じたデジタル値が期間 $T_{2,4}$ に出力され、フォトダイオード $PD_{2,m,3}$ への光入射の強度に応じたデジタル値がその後の期間 $T_{1,1}$ に出力され、フォトダイオード $PD_{2,m,4}$ への光入射の強度に応じたデジタル値が期間 $T_{1,2}$ に出力される。

【0036】 以上のように、本実施形態に係る光検出装置1では、 $(K \times M \times N)$ 個のフォトダイオード $PD_{k,m,n}$ が光検出部10において M 行 $(K \times N)$ 列に配列されていて、各行の $(K \times N)$ 個のフォトダイオード $PD_{k,m,n}$ ($k=1 \sim K$ 、 $n=1 \sim N$)について順次に時間 T 毎に処理（電荷蓄積、CDS、フィルタリング、A/D変換）がなされる。一方、積分回路 $20_{m,n}$ における電荷蓄積動作、CDS回路 $30_{m,n}$ におけるCDS動作、フィルタ回路 $40_{m,n}$ におけるフィルタリング動作、および、A/D変換回路 $50_{m,n}$ におけるA/D変換動作それぞれは、時間 $(N \times T)$ 毎に処理がなされる。

【0037】 本実施形態に係る光検出装置1では、A/D変換回路 $50_{m,n}$ は時

間($N \times T$)毎に処理をすればよく、A/D変換回路50_{m,n}に対する高速処理の要求が緩和されるので、A/D変換回路50_{m,n}における消費電力の増加が抑制される。

【0038】 また、積分回路20_{m,n}から出力された電圧値に含まれる熱雑音成分がフィルタ回路40_{m,n}により低減される。また、フィルタ回路40_{m,n}から出力される電圧値波形は鈍るが、積分回路20_{m,n}における電荷蓄積からA/D変換回路50_{m,n}におけるA/D変換に至る迄の動作は時間($N \times T$)毎に処理がなされ、フィルタ回路40_{m,n}から出力される電圧値は、その値が安定した時点でA/D変換回路50_{m,n}によりA/D変換される。したがって、この光検出装置1は、光検出の高速性を維持したまま、光検出のS/N比が改善され得る。また、積分回路20_{m,n}に含まれるアンプA₂₀の入力トランジスタ・コンダクタンスG_mを大きくしなくても、光検出のS/N比の改善が図られるので、アンプA₂₀の消費電力の増加が抑制され、この点でも、発熱の問題が低減される。

【0039】 また、CDS回路30_{m,n}が設けられていることにより、積分回路20_{m,n}のアンプA₂₀のオフセットばらつきがCDS回路30_{m,n}により除去されるので、この点でも、光検出のS/N比の改善が図られる。なお、CDS回路30_{m,n}にもアンプA₃₀が含まれているが、このアンプA₃₀で生じる熱雑音は、積分回路20_{m,n}に含まれているアンプA₂₀で生じる熱雑音と比べて僅かである。

【0040】 さらに、($K \times M \times N$)個のフォトダイオードPD_{k,m,n}がM行($K \times N$)列に配列されていて、フォトダイオードPD_{k,m,n}が第m行第($n + (k - 1)N$)列の位置に配置されており、フォトダイオードPD_{k,m,n}についての処理(電荷蓄積、CDS、フィルタリング、A/D変換)が各行について列の並び順になされるので、光検出装置1により得られた光検出データの記憶や画像処理が容易である。

産業上の利用可能性

【0041】 以上、詳細に説明したとおり、本発明に係る光検出装置では、各m値および各n値について、K個のフォトダイオードPD_{k,m,n} ($k = 1 \sim K$) そ

れぞれにおいて光入射に応じて発生した電荷は、順次に、1個の積分回路に入力して蓄積され、この蓄積された電荷の量に応じた電圧値が積分回路から出力される。そして、積分回路から出力された電圧値に応じたデジタル値がA/D変換回路から出力される。したがって、この光検出装置は高速動作が可能である。

請求の範囲

1. 入射光強度に応じた量の電荷を各々発生する($K \times M \times N$)個のフォトダイオード $PD_{k,m,n}$ と (ただし、 K は2以上の整数、 k は1以上 K 以下の各整数、 M は1以上の整数、 m は1以上 M 以下の各整数、 N は2以上の整数、 n は1以上 N 以下の各整数)、

前記($K \times M \times N$)個のフォトダイオード $PD_{k,m,n}$ のうち K 個のフォトダイオード $PD_{k,m,n}$ ($k = 1 \sim K$) に対応して1つずつ設けられ、これら K 個のフォトダイオード $PD_{k,m,n}$ ($k = 1 \sim K$) それぞれで発生した電荷を順次に入力して蓄積し、この蓄積した電荷の量に応じた電圧値を出力する($M \times N$)個の積分回路と、

前記($M \times N$)個の積分回路それぞれに対応して1つずつ設けられ、各々対応する積分回路から出力された電圧値に応じたデジタル値を出力するA/D変換回路と、を備えることを特徴とする光検出装置。

2. 前記積分回路と前記A/D変換回路との間に設けられ、前記積分回路から出力された電圧値を入力し、この電圧値の一定時間の変化分を表す電圧値を出力するCDS回路を更に備えることを特徴とする請求の範囲第1項に記載の光検出装置。

3. 前記($K \times M \times N$)個のフォトダイオード $PD_{k,m,n}$ が M 行($K \times N$)列に2次元状 ($M = 2$ のとき) または1次元状 ($M = 1$ のとき) に配列されており、フォトダイオード $PD_{k,m,n}$ が第 m 行第 $(n + (k - 1)N)$ 列の位置に配置されている、ことを特徴とする請求の範囲第1項に記載の光検出装置。

図1

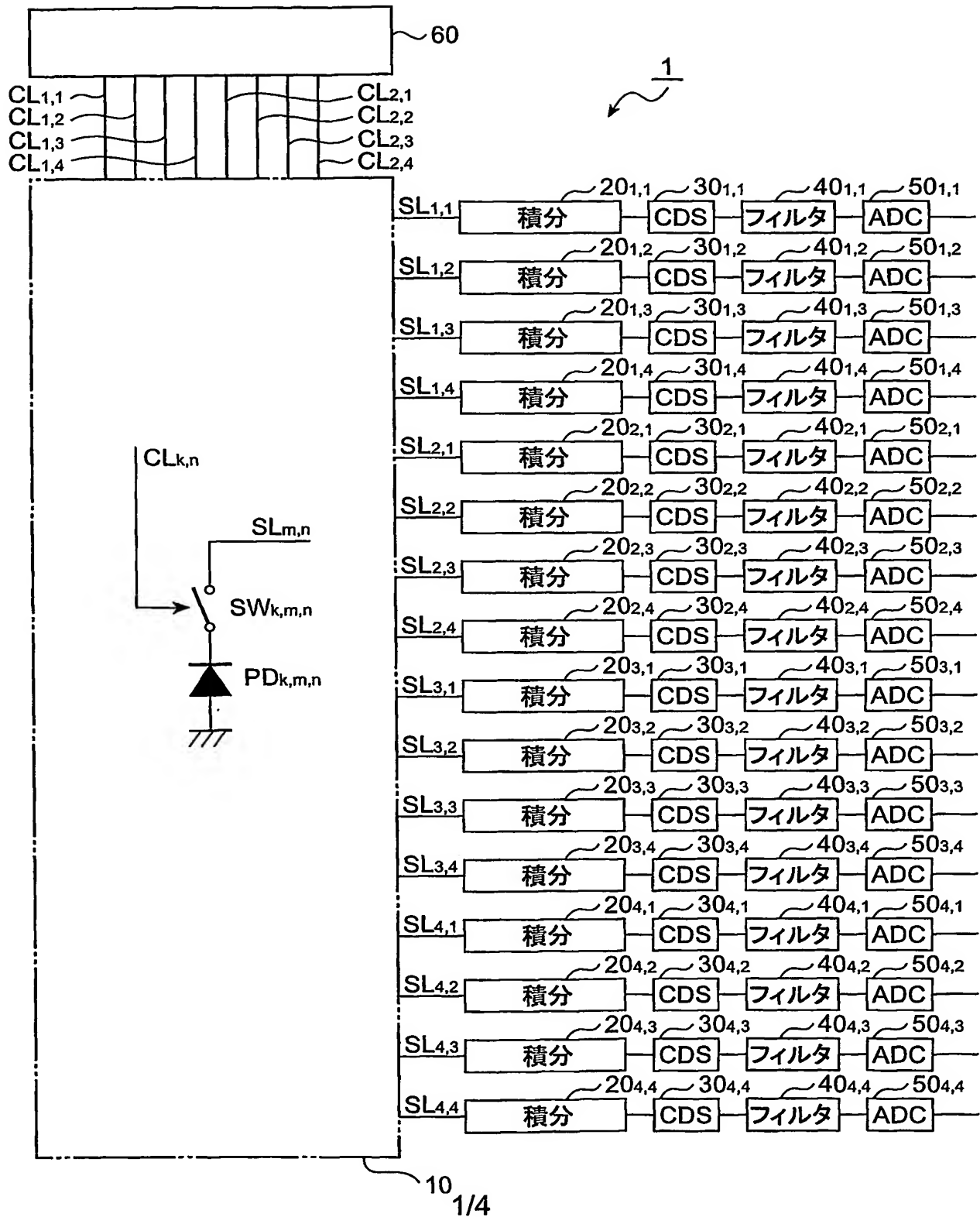


図2

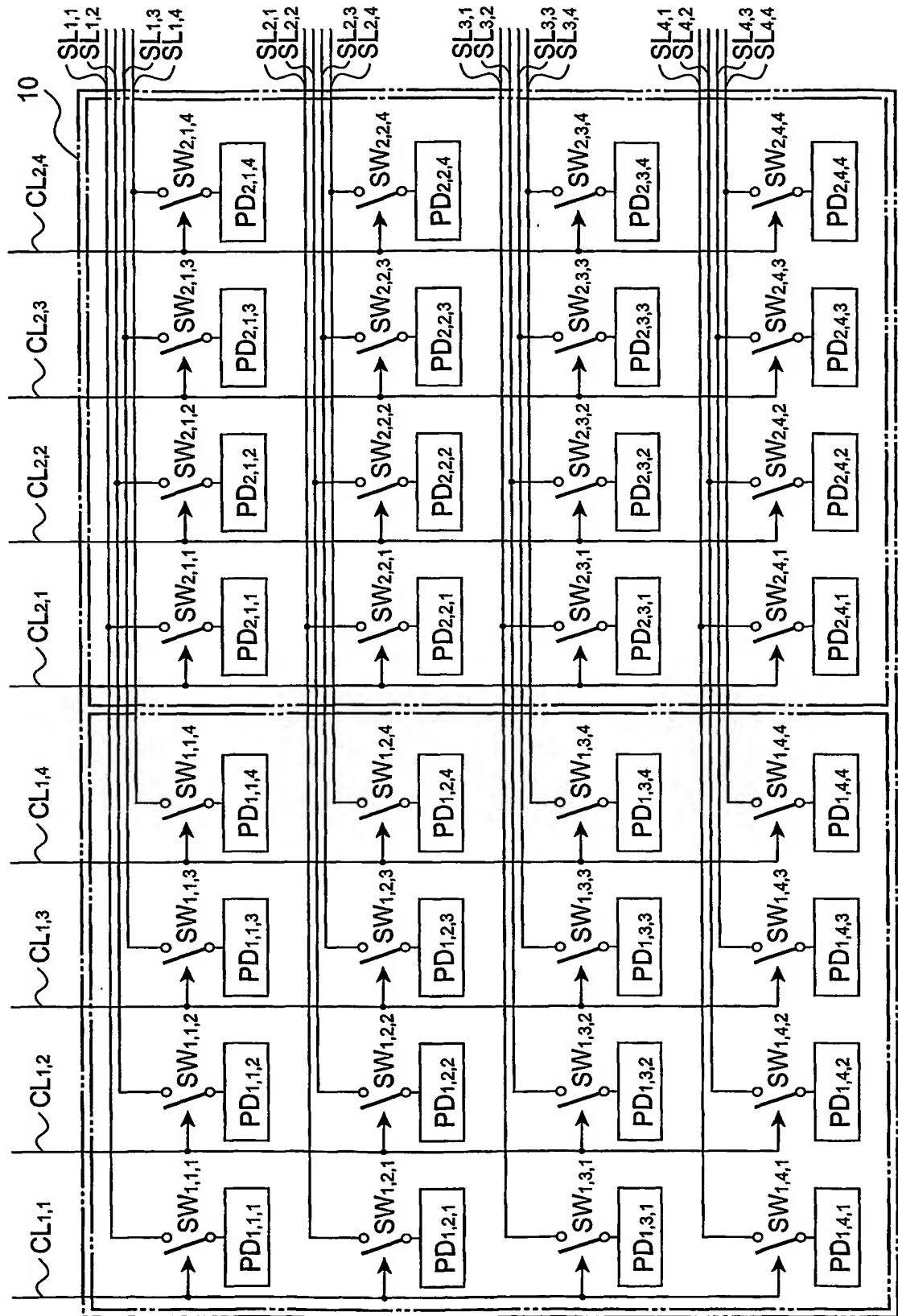


図3

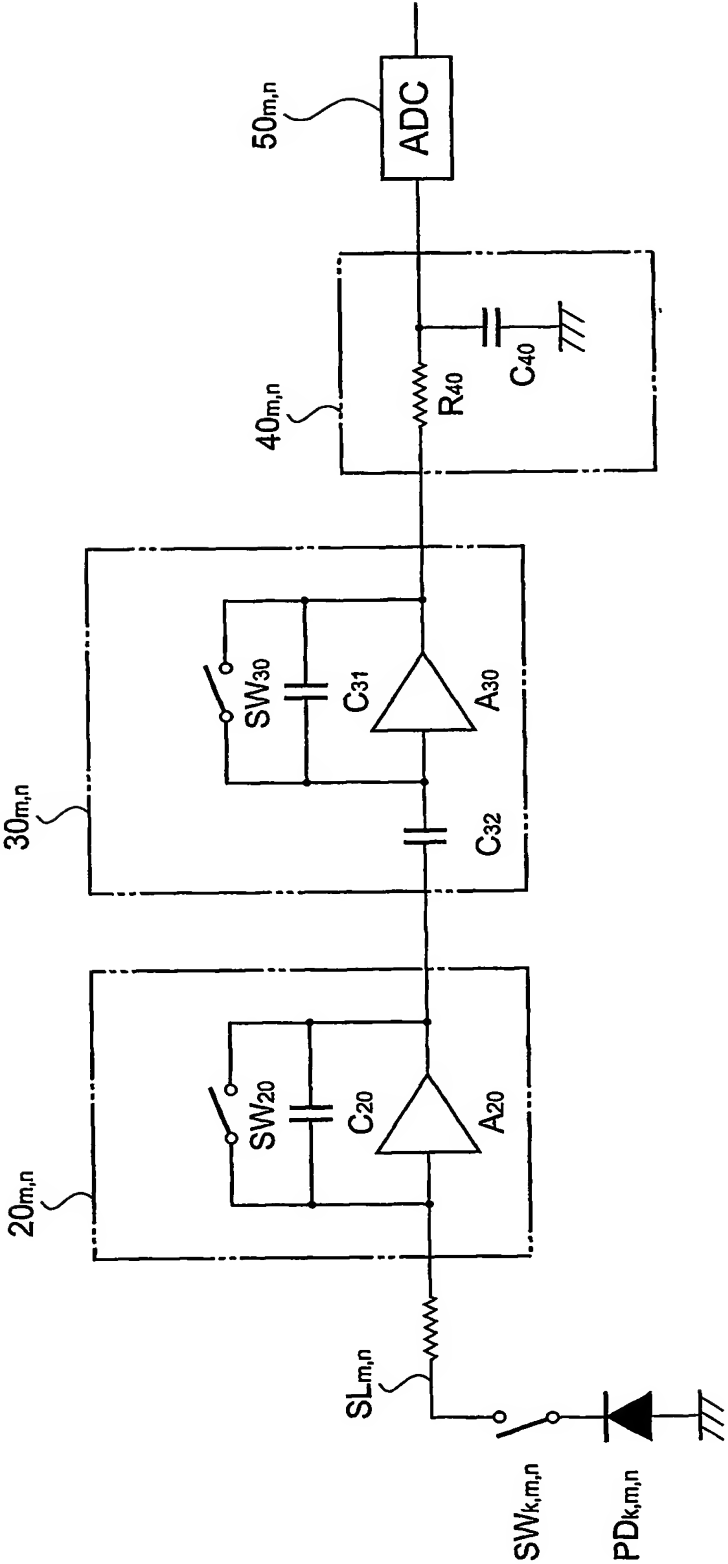
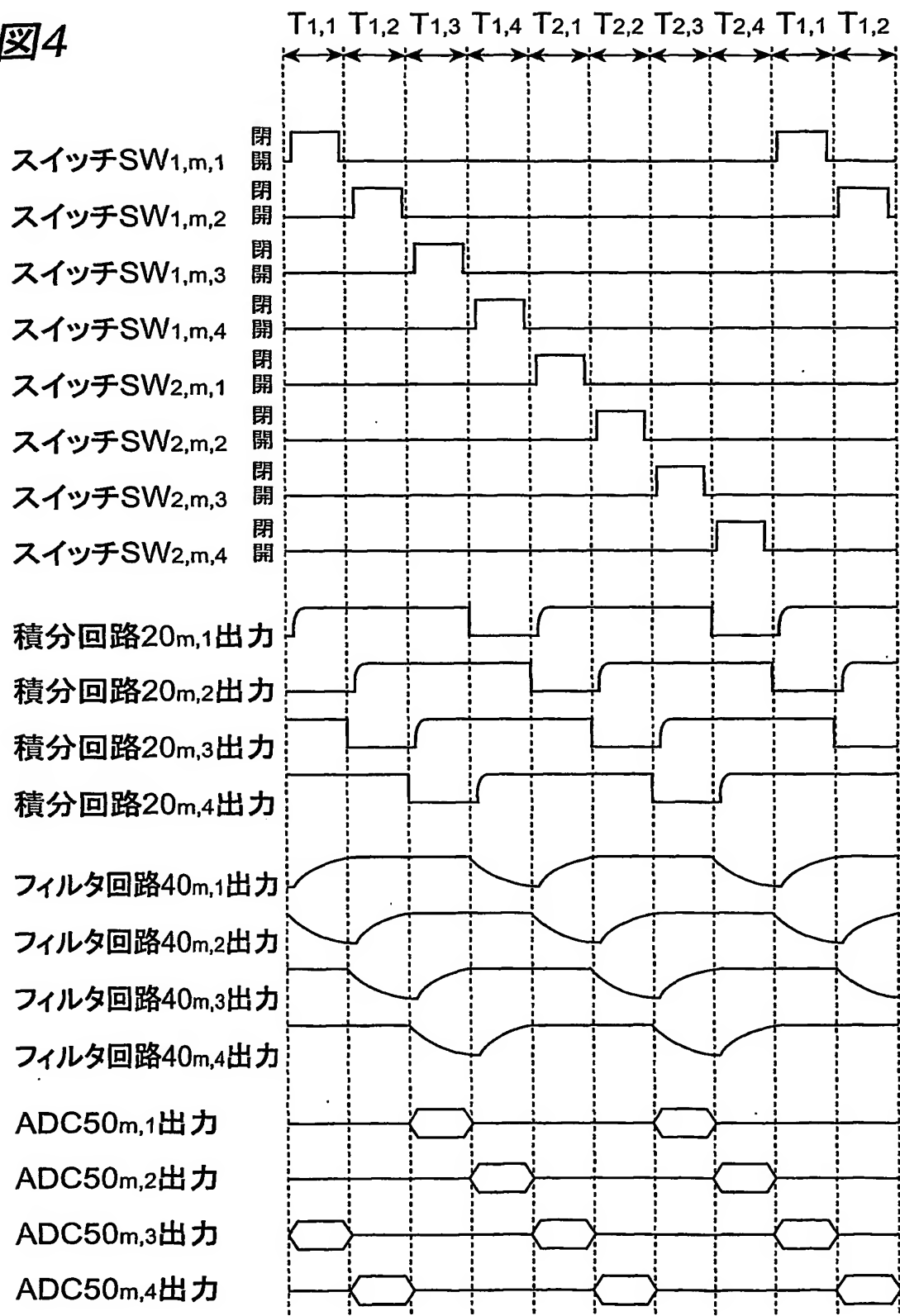


図4



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/16115

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H04N5/335, H01L27/146

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H04N5/335, H01L27/146

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2004
Kokai Jitsuyo Shinan Koho	1971-2004	Toroku Jitsuyo Shinan Koho	1994-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

JOIS

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 9-270960 A (Hamamatsu Photonics Kabushiki Kaisha), 14 October, 1997 (14.10.97), Par. Nos. [0035] to [0054]; Figs. 1 to 3 & US 6002435 A	1-3
Y	JP 2000-324397 A (Sony Corp.), 24 November, 2000 (24.11.00), Full text; Figs. 1 to 9 (Family: none)	1-3
Y	JP 9-238286 A (Toshiba Corp.), 09 September, 1997 (09.09.97), Par. Nos. [0013] to [0019]; Figs. 1 to 2 & US 5990948 A & EP 793380 A	1-3



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:
 "A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier document but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
23 March, 2004 (23.03.04)

Date of mailing of the international search report
13 April, 2004 (13.04.04)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/16115

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2000-32342 A (Hamamatsu Photonics Kabushiki Kaisha), 28 January, 2000 (28.01.00), Full text; Figs. 1 to 7 & WO 00/02434 A1 & EP 1154483 A & US 2001/8422 A	1-3
A	WO 01/11870 A1 (Hamamatsu Photonics Kabushiki Kaisha), 15 February, 2001 (15.02.01), Full text; Figs. 1 to 14 & EP 1206131 A & US 2002/85104 A	1-3
A	JP 9-51476 A (Hamamatsu Photonics Kabushiki Kaisha), 18 February, 1997 (18.02.97), Full text; Figs. 1 to 6 & US 6201573 A	1-3

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ H04N5/335, H01L27/146

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ H04N5/335, H01L27/146

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年

日本国公開実用新案公報 1971-2004年

日本国実用新案登録公報 1996-2004年

日本国登録実用新案公報 1994-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

JOIS

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 9-270960 A (浜松ホトニクス株式会社) 1997. 10. 14, 段落番号【0035】-【0054】, 第1-3図 & US 6002435 A	1-3
Y	JP 2000-324397 A (ソニー株式会社) 2000. 11. 24, 全文, 図1-9図 (ファミリーなし)	1-3

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

23. 03. 2004

国際調査報告の発送日

13. 4. 2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

徳田 賢二

5P

3137

電話番号 03-3581-1101 内線 3502

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 9-238286 A (株式会社東芝) 1997. 09. 09, 段落番号【0013】 - 【0019】 , 第1-2図 & US 5990948 A & EP 793380 A	1-3
A	JP 2000-32342 A (浜松ホトニクス株式会社) 2000. 01. 28, 全文, 第1-7図 & WO 00/02434 A1 & EP 1154483 A & US 2001/8422 A	1-3
A	WO 01/11870 A1 (浜松ホトニクス株式会社) 2001. 02. 15, 全文, 第1-14図 & EP 1206131 A & US 2002/85104 A	1-3
A	JP 9-51476 A (浜松ホトニクス株式会社) 1997. 02. 18, 全文, 第1-6図 & US 6201573 A	1-3